

« فصل دوم »

جبر بول

(مطابق فصل سوم کتاب مبانی دیجیتال)

هدف کلی :

اجرا و ساده‌سازی توابع بولی و نقشه‌ی کارنو در فضای نرم‌افزاری

هدف های رفتاری: در پایان این آزمایش که با استفاده از نرم‌افزار مولتی‌سیم اجرا می‌شود از فراگیرنده انتظار می‌رود که :

۲۳

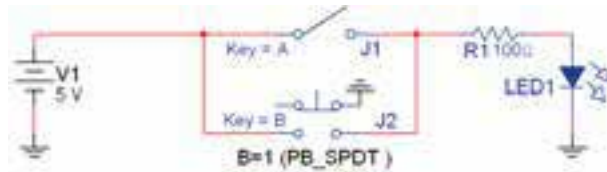
- ۱- اثر عضوختی در گیت OR را با نرم‌افزار شبیه‌سازی کند.
- ۲- جمع یک عبارت منطقی با خودش را شبیه‌سازی کند.
- ۳- جمع یک عبارت منطقی را با معکوس خودش شبیه‌سازی کند.
- ۴- ضرب یک عبارت منطقی در صفر و یک را شبیه‌سازی کند.
- ۵- ضرب یک عبارت منطقی در خودش را شبیه‌سازی کند.
- ۶- ضرب یک عبارت در معکوس خودش را شبیه‌سازی کند.
- ۷- توزیع پذیری AND در OR را شبیه‌سازی کند.
- ۸- مدار عبارت $Y=A+BC$ را شبیه‌سازی کند و تأیید نماید که این عبارت معادل $Y=(A+B).(A+C)$ است.
- ۹- قوانین دمورگان را در فضای نرم‌افزاری تا حدی که امکان‌پذیر است پیاده کند.
- ۱۰- جدول صحت انواع توابع را به کمک جبر بول در فضای نرم‌افزاری با استفاده از دستگاه مبدل منطقی پیاده‌سازی کند.
- ۱۱- چند نمونه مدار را با استفاده از جبر بول و نقشه‌ی کارنو در فضای نرم‌افزاری توسط دستگاه مبدل منطقی پیاده‌سازی کند.
- ۱۲- تعداد ورودی دروازه‌های منطقی AND ، OR ، NAND و NOR را افزایش دهد.
- ۱۳- با استفاده از انواع گیت‌های منطقی، سایر گیت‌ها را در فضای نرم‌افزاری به وجود آورد.
- ۱۴- چند نمونه مدار ترکیبی را در نرم‌افزار اجرا کند.

یادآوری :

برای ترسیم ساده‌تر مدار می‌توانید از چند اتصال زمین (GND) استفاده کنید.

۲-۱ آزمایش ۱: اثر عضوختی در گیت OR

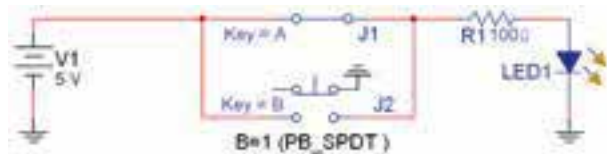
۲-۱-۱ مدار شکل ۲-۱-۱ الف را در فضای نرم‌افزاری روی میز کار مجازی ببندید. در شکل ۲-۱-۱ الف کلید A در حالت صفر و در شکل ۲-۱-۲ ب کلید A در حالت یک منطقی قرار دارد.



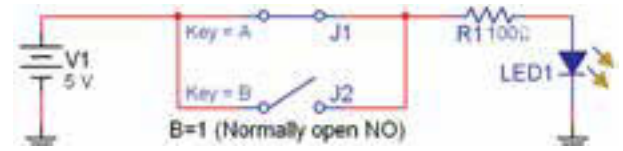
الف (A=0, B=0)



الف (A=0, B=0)



ب (A=1, B=0)



ب (A=1, B=0)

شکل ۲-۱ کلید B همواره در حالت صفر قرار دارد

شکل ۲-۲ در این مدار از کلید فشاری Pb-SPDT برای کلید B استفاده شده است.

۲-۱-۲ در مدار شکل ۲-۱ با تغییر کلیدها، جدول ۲-۱

را کامل کنید.

جدول صحت ۲-۱ جدول بررسی عضو خنثی در گیت OR

وضعیت لامپ LED	کلید B	کلید A
۰	۰	۰
۰	۰	۱

۲-۱-۳ همان طور که ملاحظه می شود کلید B همواره

در حالت قطع قرار دارد و وضعیت صفر منطقی را نشان می دهد. به عبارت دیگر وضعیت کلید B غیر قابل تغییر است.

برای کلید B، به جای کلید معمولی می توانید از کلید فشاری Pb (Push button) استفاده کنید در نرم افزار کلید فشاری

تک پل دو مسیر وجود دارد. با استفاده از کلید Pb-SPDT مدار شکل ۲-۲ را ببینید و مجدداً جدول ۲-۱ را مورد بررسی

قرار دهید. در شکل ۲-۲ الف و ب دو حالت مختلف کلید A نشان داده شده است.

نکته مهم:

برای اینکه نرم افزار عمل کند و Error ندهد، یکی از پایه های NC کلید فشاری را زمین کرده ایم.

سؤال ۱: کلید B همواره روی صفر قرار دارد، آیا رابط های بین خروجی و کلید A مشاهده می کنید؟ آن رابطه را بنویسید.



توجه: همان طور که ملاحظه می کنید، کلید B همواره صفر است و به صورت یک عنصر خنثی در مدار قرار گرفته است.


برای استفاده از کلید Pb-SPDT مسیر زیر را دنبال کنید.

نوار Component گروه Basic خانواده Switch کلید Pb-SPDT یا Component → Basic → Switch → Pb_SPDT

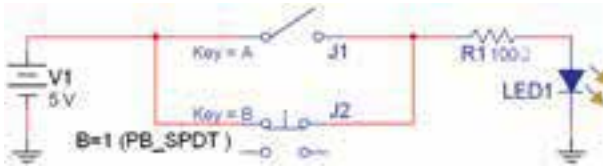
جدول صحت ۲-۲ موازی کردن عضو خنثی $B=1$ با کلید A

وضعیت لامپ LED	کلید B	کلید A
	۱	۰
	۱	۱

۲-۱-۶ با توجه به جدول صحت ۲-۲ عملکرد LED در مقایسه با جدول صحت ۲-۱ چه تغییری کرده است؟ شرح دهید.



۲-۱-۷ در مدار شکل ۲-۴ به جای کلید معمولی، برای کلید B از کلید فشاری استفاده شده است. مدار شکل ۲-۳ و شکل ۲-۴ نشان می‌دهد که $A+1=1$ است و لامپ همواره روشن می‌ماند.



الف ($A=0$ ، $B=1$)



ب ($A=1$ ، $B=1$)

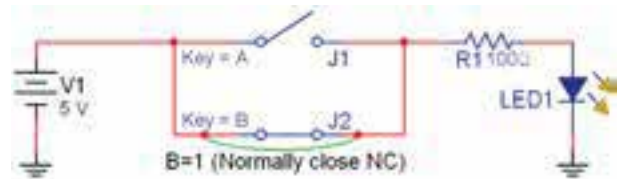
شکل ۲-۴ استفاده از کلید فشاری NC برای کلید B

۲-۱-۴ در جبر بول عنصری به نام عنصر خنثی وجود دارد. چنانچه در یک مدار منطقی یک یا چند عضو خنثی قرار گیرد، عملکرد مدار در مقایسه با حالت معمولی تغییر می‌کند و خروجی را نیز تغییر می‌دهد. در مدارهای شکل ۲-۱ و ۲-۲ عضو خنثی در مدار منطقی کلید B است که در حالت OR، صفر منطقی قرار دارد. در این حالت همواره $A+0=A$ می‌شود، که می‌توانیم از آن به عنوان مدل ریاضی تحت عنوان یکی از قوانین جبر بول استفاده می‌کنیم.

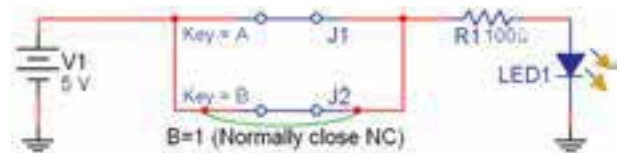
بحث کنید:

به نظر شما اگر در مدار و روابط به جای $A+0$ ، رابطه‌ی A را قرار دهیم بهتر است یا خیر؟ نتایج بحث را به همکلاسی‌های خود ارائه دهید.

۲-۱-۵ طبق مدار شکل ۲-۳ کلید B را از حالت صفر به حالت یک تغییر دهید و جدول صحت ۲-۲ را کامل کنید.



الف ($A=0$ ، $B=1$)



ب ($A=1$ ، $B=1$)

شکل ۲-۳ کلید B همواره در حالت یک منطقی قرار دارد

۲-۲-۲ با تغییر کلید A، جدول صحت ۲-۳ را کامل کنید.

جدول صحت ۲-۳ اثر عضو خنثی $B=1$ در گیت AND

کلید A	کلید B	وضعیت لامپ LED
۰	۱	
۱	۱	


۲-۲-۳ آیا با وجود عضو خنثی $B=1$ در گیت AND رابطه‌ی $A.1=A$ صادق است. در مورد آن توضیح دهید.



فکر کنید:

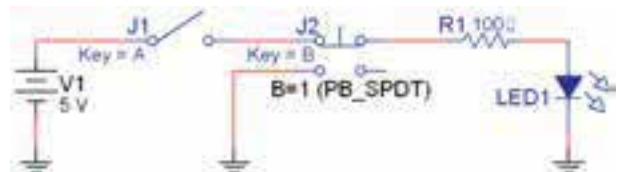
به نظر شما چرا در مدار مجموعه‌ی کلیدهای A و B را قرار می‌دهند ولی خروجی را به طور مستقیم به لامپ متصل نمی‌کنند؟

تمرین ۱ با استفاده از مدارهای کلیدی، رابطه‌های $\bar{A} + 0$ و $\bar{A} + 1$ را تحقیق کنید. مدار و جدول‌های مربوطه را رسم نمایید. در مورد نتایج به دست آمده توضیح دهید.



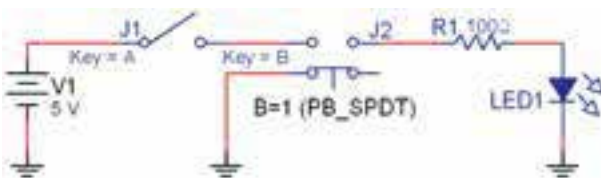
۲-۲-۲ آزمایش ۲: اثر عضو خنثی در گیت AND

۲-۲-۱ مدار شکل ۲-۵ را روی میز کار آزمایشگاه مجازی ببینید. کلید B را روی حالت یک منطقی قرار دهید.

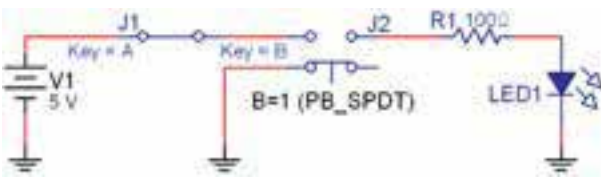


الف (A=۰، B=۱)

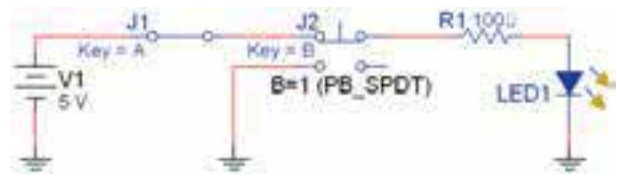
۲-۲-۴ طبق شکل ۲-۶ حالت کلید B را به وضعیت صفر تغییر دهید و جدول صحت ۲-۴ را کامل کنید.



الف (A=۰، B=۰)



ب (A=۱، B=۰)



ب (A=۱، B=۱)

شکل ۲-۵ اتصال عضو خنثی $B=1$ با گیت AND

شکل ۲-۶ قرار گرفتن عضو خنثی $B=0$ با گیت AND

نکته بسیار مهم:

در صورتی که مشخصه‌ی (Value) دو یا چند کلید را مشابه انتخاب کنید. با فشردن دکمه‌ی مربوط روی صفحه کلید هر دو کلید با هم تغییر وضعیت می‌دهند. به این ترتیب می‌توانیم انواع کلیدهای ترکیبی را بسازیم. توجه داشته باشید که قبل از هم نام کردن کلیدها لازم است نام جداگانه به کلیدها بدهید و پس از تعیین وضعیت، آن‌ها را هم نام کنید.

۲-۳-۲ کلید را با توجه به جدول صحت ۲-۵ تغییر حالت دهید و نتایج را در جدول ۲-۵ بنویسید.

جدول صحت ۲-۵ جمع یک تابع با خودش

کلید A	کلید A	وضعیت لامپ LED
۰	۰	
۱	۱	

۲-۳-۳ آیا می‌توان از این آزمایش نتیجه گرفت که: $A+A=A$ است؟ توضیح دهید.

جدول صحت ۲-۴ اثر عضو خنثی $B=1$ در گیت AND

کلید A	کلید B	وضعیت لامپ LED
۰	۰	
۱	۰	

سؤال ۲: آیا تابع خروجی این گیت به صورت: $A \cdot 0 = 0$ در می‌آید؟ در باره‌ی آن توضیح دهید.



بحث کنید:

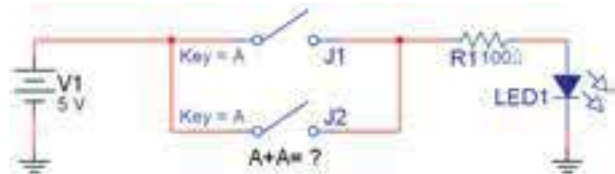
آیا می‌توانیم بگوئیم هنگامی که یک عضو خنثی با گیت AND سری می‌شود، رفتار خروجی تغییر می‌کند و این تغییر مشابه حالتی است که عضو خنثی با گیت OR موازی می‌شود. نتیجه‌ی بحث را به کلاس ارائه دهید.

۲-۳ آزمایش ۳:

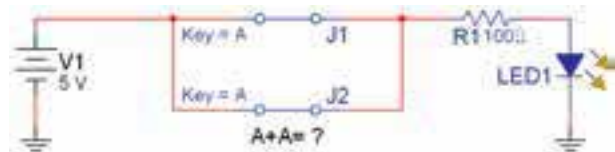
جمع و ضرب منطقی یک تابع با خودش

۲-۳-۱ دو کلید را مطابق شکل ۲-۷ به صورت موازی

به هم وصل کنید و هر دو را A بنامید.



الف (A=0, A=0)



ب (A=1, A=1)

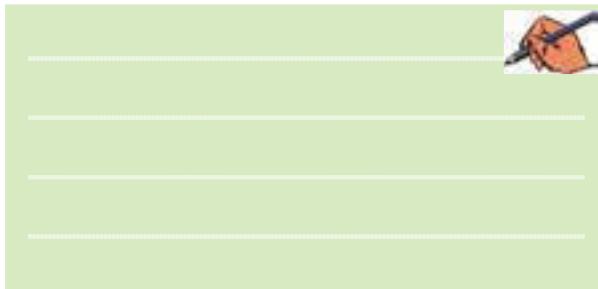
شکل ۲-۷ جمع یک تابع با خودش

۲-۴-۲ کلیدها را با توجه به جدول صحت ۲-۷ تغییر وضعیت دهید و جدول را کامل کنید.

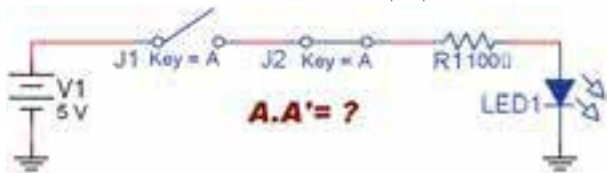
جدول صحت ۲-۷ جمع یک تابع با معکوس خودش

ورودیها		خروجی
$A=j_1$	$A=j_2$	LED
۰	۱	
۱	۰	

۲-۴-۳ آیا می توان از این آزمایش نتیجه گرفت که: $A + A = 1$ می شود؟ شرح دهید.



۲-۴-۴ مدار شکل ۲-۱۰ را روی میز آزمایشگاهی مجازی ببندید. ابتدا کلید سمت چپ ($A=j_1$) را در حالت باز و کلید سمت راست ($\bar{A}=j_2$) را در حالت بسته بگذارید. سپس کلیدها را هم نام کنید.



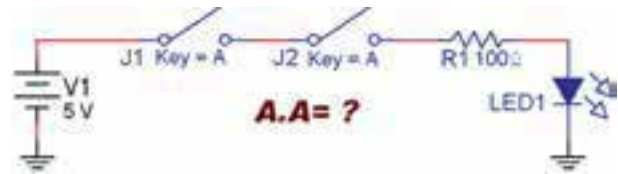
شکل ۲-۱۰ ضرب یک تابع با معکوس خودش

۲-۴-۵ کلیدها را با توجه به جدول صحت ۲-۸ تغییر دهید و جدول را کامل کنید.

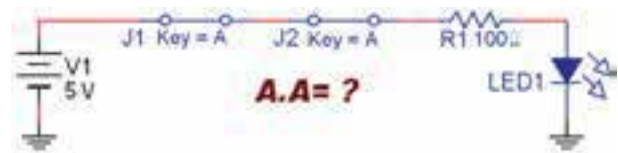
جدول صحت ۲-۸ ضرب یک تابع در معکوس خودش

ورودیها		خروجی
$A=j_1$	$A=j_2$	LED
۰	۱	
۱	۰	

۲-۳-۴ مدار شکل ۲-۸ را ببندید و آزمایش را برای A.A تکرار کنید.



الف ($A=0, A=0$)



ب ($A=1, A=1$)

شکل ۲-۸ ضرب یک تابع در خودش

۲-۳-۵ نتایج به دست آمده از ضرب دو تابع را در

جدول صحت ۲-۶ بنویسید.

جدول صحت ۲-۶ ضرب یک تابع در خودش

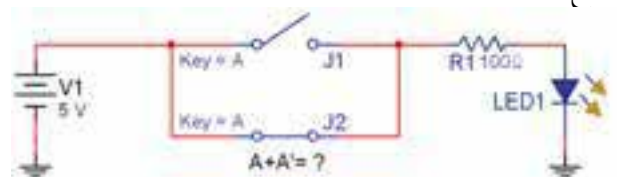
کلید A	کلید A	وضعیت لامپ LED
۰	۰	
۱	۱	

۲-۴ آزمایش ۴: جمع و ضرب یک عبارت

منطقی با معکوس خودش


۲-۴-۱ دو کلید را طبق شکل ۲-۹ به صورت موازی با

هم ببندید. ابتدا کلید پایینی ($A=j_2$) را در حالت بسته و کلید بالایی ($A=j_1$) را در حالت باز قرار دهید. سپس کلیدها را هم نام کنید. همان طور که ملاحظه می شود در این مدار A با \bar{A} جمع شده است.




شکل ۲-۹ جمع یک تابع با معکوس خودش

۲-۵-۳ آیا با توجه به نتایج به دست آمده در جدول صحت ۲-۹ رابطه‌ی زیر صادق است؟ $Y=A.(B+C)$

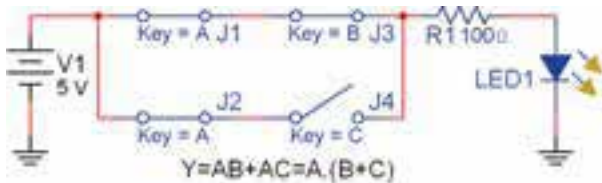


۲-۴-۶ آیا می‌توان از این آزمایش نتیجه گرفت که: $A.\bar{A}=0$ است؟ توضیح دهید.



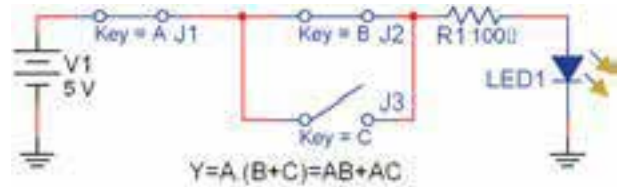
۲-۵ آزمایش ۵: توزیع پذیری AND در OR

۲-۵-۴ مدار شکل ۲-۱۲ که تغییر یافته‌ی مدار شکل ۲-۱۱ است را روی میز کار آزمایشگاه مجازی ببندید.



شکل ۲-۱۲ مدار تغییر یافته‌ی شکل ۲-۱۱

۲-۵-۱ مدار شکل ۲-۱۱ را روی میز کار آزمایشگاه مجازی ببندید.



شکل ۲-۱۱ مدار ترکیبی AND در OR

۲-۵-۵ کلیدها را در مدار شکل ۲-۱۲ طبق جدول صحت ۲-۱۰ تغییر حالت دهید و جدول را کامل کنید.

جدول صحت ۲-۱۰ بررسی مدار تغییر یافته‌ی شکل ۲-۱۱

ورودیها			خروجی
A	B	C	LED
۰	۰	۰	
۰	۰	۱	
۰	۱	۰	
۰	۱	۱	
۱	۰	۰	
۱	۰	۱	
۱	۱	۰	
۱	۱	۱	

۱-۵-۲ کلیدها را با توجه به جدول صحت ۲-۹ تغییر حالت دهید و جدول را کامل کنید.

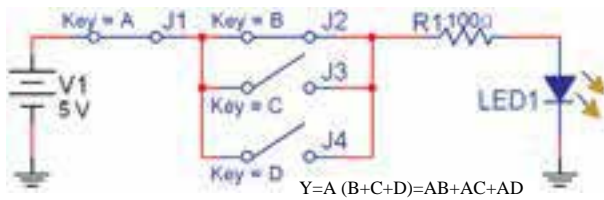
جدول صحت ۲-۹ مدار ترکیبی AND در OR

ورودیها			خروجی
A	B	C	LED
۰	۰	۰	
۰	۰	۱	
۰	۱	۰	
۰	۱	۱	
۱	۰	۰	
۱	۰	۱	
۱	۱	۰	
۱	۱	۱	

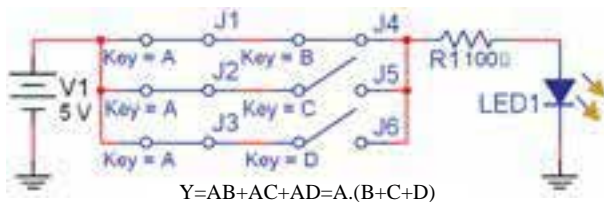
آنها را مقایسه کنید. آیا رابطه‌ی زیر برقرار است؟

$$A.(B+C+D)=AB+AC+AD$$

در باره‌ی نتایج به دست آمده توضیح دهید.



شکل ۲-۱۳ توزیع پذیری AND در OR با سه کلید

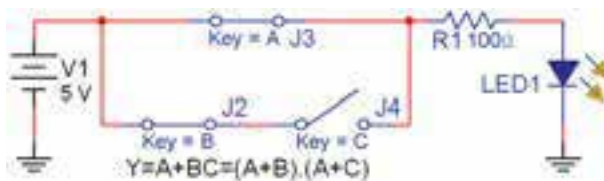


شکل ۲-۱۴ کلیدهای J_1 تا J_7 هم زمان با کلید A فرمان داده می‌شود

۲-۶ آزمایش ۶: جمع منطقی یک عبارت یک جمله‌ای با یک عبارت چند جمله‌ای

۲-۶-۱ مدار شکل ۲-۱۵ را روی میز آزمایشگاه مجازی

ببندید.



شکل ۲-۱۵ مدار جمع منطقی یک عبارت یک جمله‌ای با یک عبارت چند جمله‌ای

۲-۶-۲ کلیدها را با توجه به جدول صحت ۲-۱۱ تغییر دهید و جدول مربوطه را کامل کنید. در این حالت خروجی را F_1 بنامید.

نکته مهم:

توجه داشته باشید که کلیدهای J_1 و J_7 همان کلید A است که با خودش جمع شده است و هر دو به طور هم زمان با A فرمان می‌گیرند (هم نام شده‌اند).

۲-۵-۶ آیا با توجه به نتایج به دست آمده در جدول

صحت ۲-۱۰ رابطه‌ی $Y=AB+AC$ صدق می‌کند؟ توضیح

دهید.



۲-۵-۷ نتایج به دست آمده در جداول ۲-۹ و ۲-۱۰ را

با هم مقایسه کنید. آیا با هم تشابه دارند؟ توضیح دهید.



۲-۵-۸ همان‌طور که مشاهده می‌شود نتایج به دست

آمده از جداول صحت ۲-۹ و ۲-۱۰ با هم مطابقت دارد و رابطه‌ی زیر صادق است:

$$A.(B+C)=AB+AC$$

این برابری را توزیع پذیری AND در OR می‌نامند.

تمرین ۲ رابطه‌ی $A.(B+C+D)$ را مطابق شکل ۲-۱۳

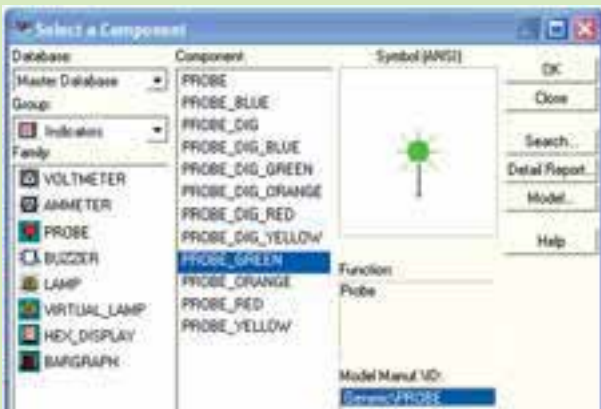
شبیه‌سازی کنید. سپس مدار معادل آن را مطابق شکل ۲-۱۴ ببندید. جدول صحت هر یک از مدارها را به دست آورید و

سؤال ۳: آیا می‌توانیم بگوئیم در عبارت $A+BC$ عبارت A در یک یک عبارت‌های B و C شرکت پذیر است؟ توضیح دهید.



نکته:

در نرم‌افزار مولتی‌سیم برای سهولت یک قسمت تحت عنوان نشانگرها یا (Indicators) وجود دارد. در این قسمت قطعه‌ای به نام پروب (Probe) قرار دارد. پروب یک نشانگر صفر یا یک منطقی است که مشابه LED عمل می‌کند، با این تفاوت که بر عکس LED نیاز به المان‌های وابسته نظیر زمین یا مقاومت ندارد. کافی است پروب را به گیت وصل کنیم و ولتاژ آن را تنظیم نماییم. روشن شدن پروب به معنای یک منطقی و خاموش بودن آن به معنای صفر منطقی است. در شکل ۱۷-۲ نمونه‌ی پروب را در فضای مجازی مشاهده می‌کنید.



شکل ۱۷-۲

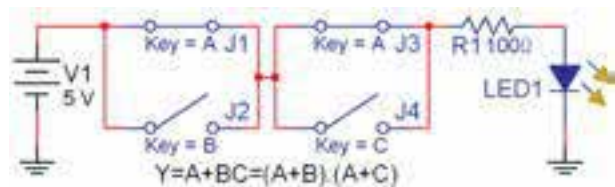
در آزمایش‌های بعدی علاوه بر LED از پروب نیز استفاده خواهیم کرد.

جدول ۱۱-۲ جدول صحت $A+BC$

ورودی‌ها			خروجی F_1	خروجی F_2
A	B	C	LED	LED
۰	۰	۰		
۰	۰	۱		
۰	۱	۰		
۰	۱	۱		
۱	۰	۰		
۱	۰	۱		
۱	۱	۰		
۱	۱	۱		

۳-۶-۲ مدار $(A+B)(A+C)$ را مطابق شکل ۱۶-۲

ببندید.



شکل ۱۶-۲ مدار معادل $A+BC$

۴-۶-۲ جدول درستی مدار شکل ۱۶-۲ را تکمیل و در

جدول ۱۱-۲ مقدار F_2 بنویسید.

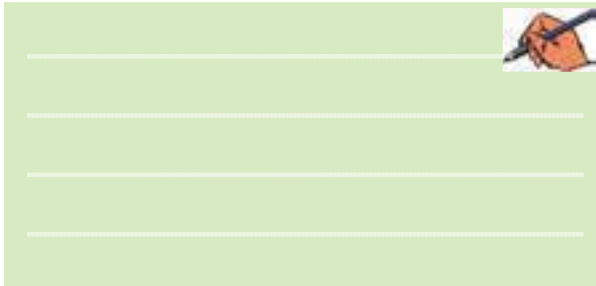
۵-۶-۲ با توجه به نتایج به دست آمده رابطه‌ی بین F_1

و F_2 را به دست آورید. آیا نتایج به دست آمده با هم انطباق دارد؟ در مورد آن توضیح دهید.

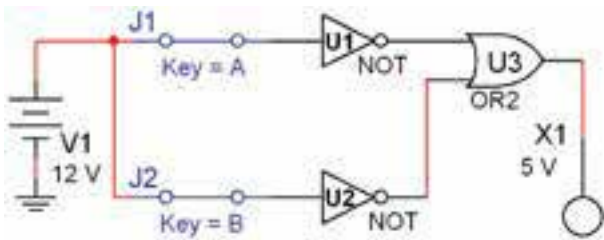


۲-۱۲ بنویسید.

۲-۷-۵ خروجی های F_1 و F_2 را با هم مقایسه کنید. آیا رابطه‌ی منطقی به دست آمده برای خروجی‌ها با هم منطبق است و رابطه‌ی: $\overline{A+B} = \overline{A} \cdot \overline{B}$ که قانون اول دمورگان است صدق می‌کند؟ توضیح دهید.



۲-۷-۶ مدار مربوط به عبارت: $\overline{A+B}$ که در شکل ۲-۲۰ آمده است را روی میز آزمایشگاه مجازی ببینید.



شکل ۲-۲۰ مدار عبارت: $\overline{A+B}$

۲-۷-۷ کلیدهای A و B را تغییر دهید و مقادیر خروجی را در ستون F_1 جدول صحت ۲-۱۳ بنویسید.

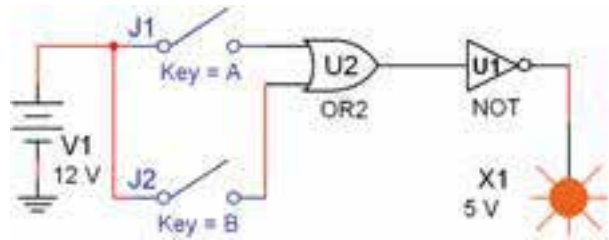
جدول ۲-۱۳ جدول انطباق $\overline{A+B} = \overline{A} \cdot \overline{B}$

ورودیها		خروجی F_1	خروجی F_2
A	B	LED	LED
J_1	J_2	$\overline{A+B}$	$\overline{A} \cdot \overline{B}$
۰	۰		
۰	۱		
۱	۰		
۱	۱		

۲-۷-۸ مدار شکل ۲-۲۱ را روی میز آزمایشگاه

۲-۷ آزمایش ۷: بررسی قوانین دمورگان

۲-۷-۱ مدار عبارت منطقی را که در شکل ۲-۱۸ آمده است را با استفاده از گیت‌های منطقی ببینید. ولتاژ تغذیه را متناسب با نوع آی‌سی TTL یا CMOS تغییر دهید.



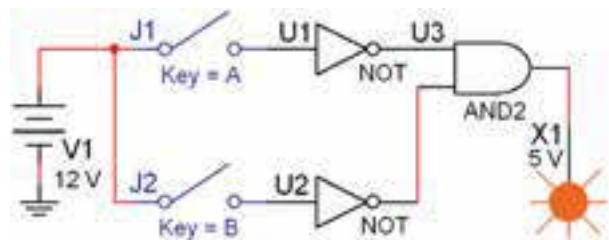
شکل ۲-۱۸ تابع $A+B$

۲-۷-۲ خروجی مدار را در حالات مختلف ورودی A و B مشاهده کنید و مقادیر خروجی F_1 را در جدول ۲-۱۲ بنویسید.

جدول ۲-۱۲ جدول انطباق $A+B = \overline{\overline{A+B}}$

ورودیها		خروجی F_1	خروجی F_2
A	B	LED	LED
J_1	J_2	$\overline{A+B}$	$\overline{A} \cdot \overline{B}$
۰	۰		
۰	۱		
۱	۰		
۱	۱		

۲-۷-۳ مدار را مطابق شکل ۲-۱۹ روی میز کار آزمایشگاه مجازی ببینید.



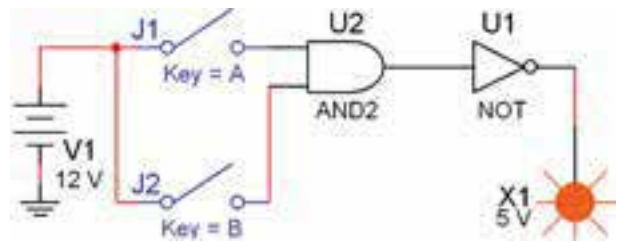
شکل ۲-۱۹ مدار تابع $\overline{A} \cdot \overline{B}$

۲-۷-۴ حالت‌های ورودی A و B را تغییر دهید و نتایج به دست آمده برای خروجی مدار را در ستون F_2 جدول

۲-۸ آزمایش ۸ :

اجرای مثال ۲-۴ در فضای مجازی

مجازی ببندید.

شکل ۲-۲۱ مدار عبارت: $\overline{A.B}$

۲-۸-۱ در مثال ۲-۴ می‌خواهیم مداری دارای مشخصاتی به شرح زیر باشد (به شکل ۳-۱۲ کتاب مبانی دیجیتال مراجعه کنید).

الف- دو کلید ورودی و یک مقاومت متصل به یک دیود نوردهنده یا پروب داشته باشد.

ب- اگر هر دو کلید A و B باز باشد ($A=0, B=0$) دیود یا پروب خروجی روشن شود.

پ- اگر کلید A باز و کلید B بسته باشد ($A=0, B=1$) خروجی روشن شود.

ت- اگر کلید A بسته و کلید B باز باشد ($A=1, B=0$) خروجی خاموش باشد.

ث- اگر هر دو کلید بسته باشد ($A=1, B=1$) خروجی روشن شود.

۲-۸-۲ جدول صحت مدار با توجه به مفروضات مسئله به صورت جدول ۲-۱۴ در می‌آید.

جدول ۲-۱۴ جدول صحت مسئله

ورودیها		خروجی
A	B	LED یا پروب
۰	۰	۱
۰	۱	۱
۱	۰	۰
۱	۱	۱

۲-۸-۳ با توجه به جدول رابطه‌ی خروجی را به دست می‌آوریم:

$$Y = \overline{A.B} + \overline{A}.B + A.B$$

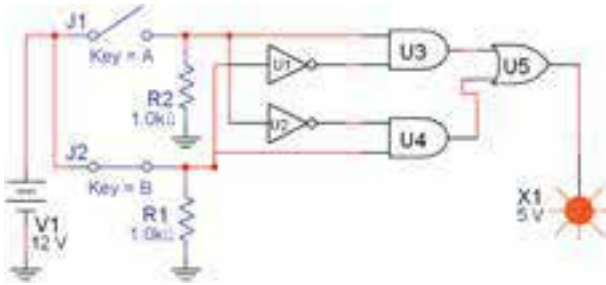
۲-۷-۹ کلیدهای ورودی A و B را تغییر دهید و مقادیر خروجی را در ستون F_p بنویسید.

۲-۷-۱۰ خروجی‌های F_1 و F_p را با هم مقایسه کنید، آیا رابطه‌ی $\overline{A + B} = \overline{A.B}$ که قانون دوم دمورگان است در مورد F_1 و F_p صدق می‌کند؟ توضیح دهید.



Lined area for student response or calculations, starting with a hand holding a pen icon.

۲-۸-۷ مدار تابع $Y = \overline{AB} + \overline{AB}$ را مطابق شکل ۲-۲۴ روی میز کار مجازی ببندید.



شکل ۲-۲۴ مدار تابع $Y = \overline{AB} + \overline{AB}$

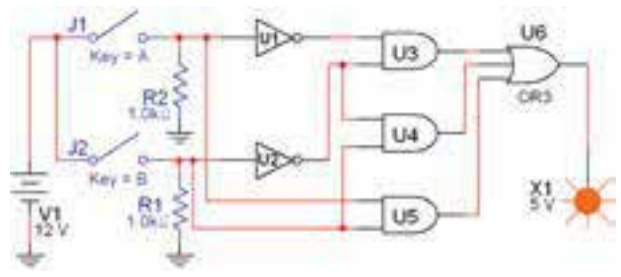
۲-۸-۸ کلیدهای ورودی را طبق جدول صحت ۲-۱۵ تغییر دهید و خروجی را در جدول بنویسید.

جدول ۲-۱۴ جدول تابع $Y = \overline{AB} + \overline{AB}$

ورودی‌ها		خروجی
A	B	LED یا پروب
۰	۰	
۰	۱	
۱	۰	
۱	۱	

۲-۸-۹ آیا خروجی‌ها در حالات « $B=1$ » و « $A=0$ » برابر با یک می‌شود. در باره‌ی آن توضیح دهید.

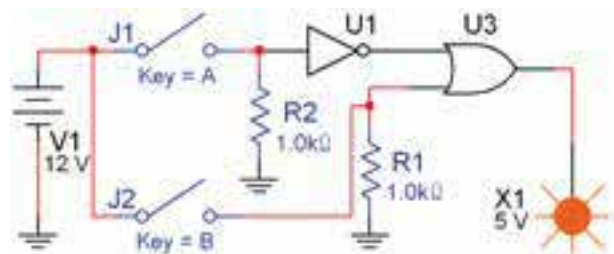
۲-۸-۴ با توجه به رابطه‌ی خروجی طبق شکل ۲-۲۲ مدار خروجی را در فضای نرم‌افزاری می‌بندیم.



شکل ۲-۲۲ مدار مثال ۲-۴

۲-۸-۵ کلیدهای A و B را تغییر وضعیت دهید و حالت‌های خروجی Y را با جدول ۲-۱۴ مقایسه کنید. آیا جدول صحت با رفتار مدار مطابقت دارد؟ شرح دهید.

۲-۸-۶ با استفاده از جبر بول و قوانین دمورگان تابع خروجی را ساده کنید. باید تابع زیر به دست آید: $Y = \overline{A} + B$ است. مدار تابع ساده شده را در فضای نرم‌افزاری مطابق شکل ۲-۲۳ ببندید.

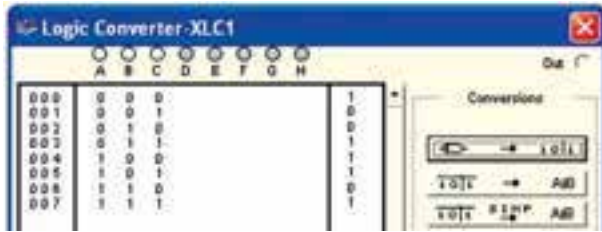


شکل ۲-۲۳ مدار ساده شده‌ی $Y = \overline{A} + B$

جدول ۲-۱۶ جدول صحت مرحله ی ۴-۹-۲

ورودیها			خروجی
A	B	C	Y
۰	۰	۰	۱
۰	۰	۱	۰
۰	۱	۰	۰
۰	۱	۱	۱
۱	۰	۰	۱
۱	۰	۱	۱
۱	۱	۰	۰
۱	۱	۱	۱

در شکل ۲-۲۶ جدول کامل شده را روی دستگاه مشاهده می کنید.



شکل ۲-۲۶ جدول صحت کامل شده روی دستگاه مبدل منطقی

۲-۹-۵ با استفاده از جدول صحت و قوانین جبر بول و دمورگان، تابع Y در جدول صحت ۲-۱۶ را به صورت جمع حاصل ضربها بنویسید.



۲-۹ آزمایش ۹:

ساده سازی توابع با استفاده از جبر بول و قوانین دمورگان و جدول کارنو

۲-۹-۱ همان طور که در فصل اول ذکر شد یکی از دستگاههایی که در نرم افزار مولتی سیم وجود دارد ابزار Logic Converter است. این وسیله یک ابزار مناسب جهت برقراری ارتباط بین جدول صحت و تابع است. دستگاه Logic Converter (مبدل منطقی) در نوار ابزار وسایل اندازه گیری قرار دارد. با استفاده از این وسیله می توانید ورودیها و خروجی در جدول صحت را مشخص کنید، سپس تابع مربوطه را به دست آورید. عمل عکس نیز امکان پذیر است.

۲-۹-۲ برای شروع، دستگاه را به روی میز کار بیاورید و روی آن دو بار کلیک چپ کنید تا شکل عملیاتی دستگاه روی میز کار ظاهر شود.

۲-۹-۳ روی دایره های بالایی دستگاه حروف C, B, A و ... کلیک چپ کنید تا شکل ۲-۲۵ ظاهر گردد.



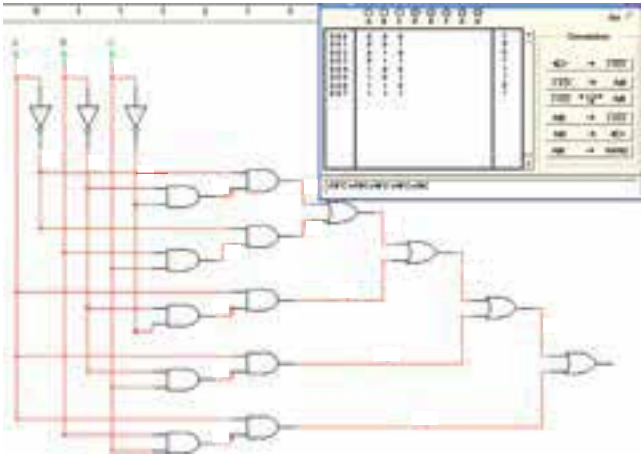
شکل ۲-۲۵ تنظیم جدول صحت روی دستگاه مبدل منطقی

۲-۹-۴ روی علامت سؤال در سمت راست شکل ۲-۲۵ کلیک چپ کنید و این کار را متوالیاً ادامه دهید، تا خروجی را مطابق جدول صحت روی دستگاه ایجاد شود.


نکته مهم:

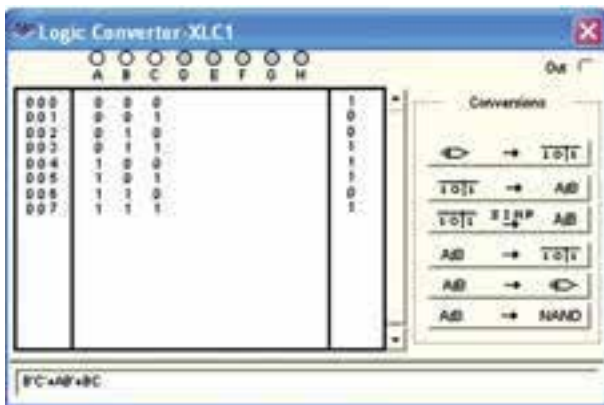
با هر بار کلیک کردن، علامت سؤال تغییر حالت می دهد و به حالت صفر، یک یا X می رود.

۲-۹-۹ پس از فعال کردن گزینه‌ی yes، مجدداً کلید را فعال کنید کمی صبر نمایید، نقشه‌ی مدار مربوط به تابع Y طبق شکل ۲-۲۹ روی صفحه ظاهر می‌شود.




شکل ۲-۲۹ نقشه‌ی مدار تابع Y

۲-۹-۱۰ در صورتی که بخواهید ساده‌ترین شکل تابع را بر اساس جبر بول، قوانین دمورگان و جدول کارنو به دست آورید، پس از تنظیم جدول صحت روی دستگاه مبدل منطقی، روی زبانه‌ی  کلیک کنید. پس از کلیک کردن تابع ساده شده در زبانه‌ی پایینی صفحه‌ی دستگاه مطابق شکل ۲-۳۰ ظاهر می‌شود.

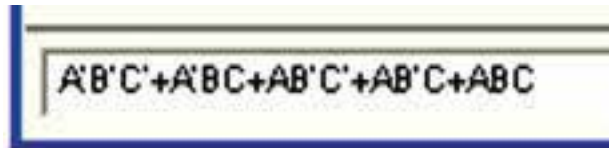


شکل ۲-۳۰ ساده‌ترین حالت تابع Y

۲-۹-۶ روی کلید  دستگاه مبدل منطقی کلیک کنید. در نوار پایین دستگاه عبارت چند جمله‌ای مربوط به تابع که در زیر آمده است، ظاهر می‌شود.

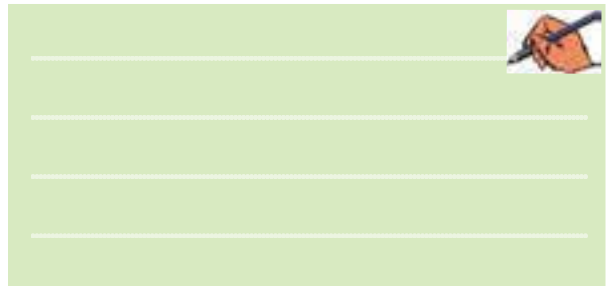
$$Y = \bar{A}\bar{B}\bar{C} + \bar{A}BC + A\bar{B}\bar{C} + A\bar{B}C + ABC$$


در شکل ۲-۲۷ چند جمله‌ای ظاهر شده در پایین جدول را ملاحظه می‌کنید.

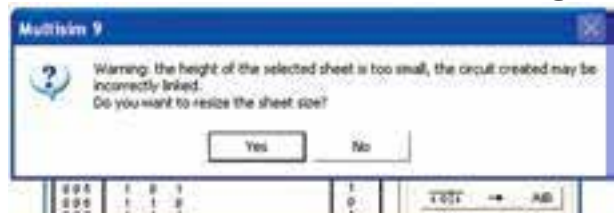


شکل ۲-۲۷ چند جمله‌ای ظاهر شده در پایین جدول

۲-۹-۷ آیا چند جمله‌ای به دست آمده توسط دستگاه Logic Converter با چند جمله‌ای که شما به دست آورده‌اید مشابه است؟ توضیح دهید.



۲-۹-۸ روی کلید  در دستگاه Logic Converter کلیک کنید. در این حالت دستگاه مبدل منطقی تابع را تبدیل به مدار می‌کند و نقشه‌ی آن را می‌دهد. با توجه به ابعاد نقشه علامت اختطاری طبق شکل ۲-۲۸ روی صفحه ظاهر می‌شود و از شما می‌پرسد آیا می‌خواهید اندازه‌ها را اصلاح کند؟ گزینه‌ی yes را فعال کنید.





شکل ۲-۲۸ اخطار جهت اصلاح ابعاد مدار به منظور ترسیم آن

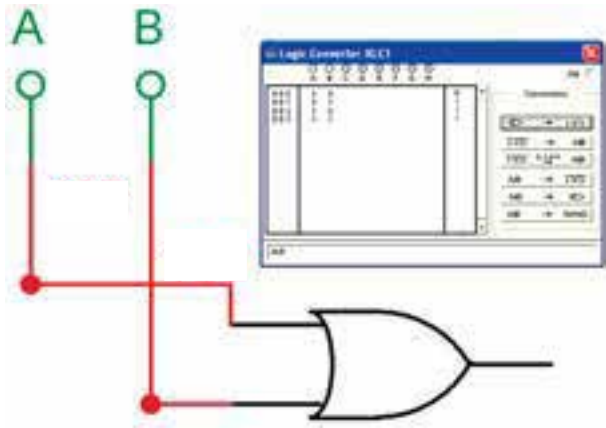
۱۰-۲ آزمایش ۱۰:

استفاده از دستگاه Logic Converter برای به دست آوردن تابع با استفاده از مدار

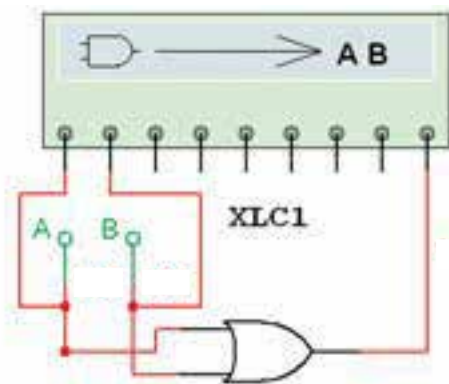
۱-۱۰-۲ جدول صحت تابع $Y=A+B$ را به دست آورید، سپس آن را در دستگاه مبدل منطقی پیاده کنید.

۲-۱۰-۲ با استفاده از زبانه‌ی  تابع Y را در دستگاه به دست آورید.

۳-۱۰-۳ با استفاده از زبانه‌ی  مدار را توسط دستگاه به دست آورید. در شکل ۲-۳۲ نقشه‌ی اتصال را ملاحظه می کنید.

شکل ۲-۳۲ به دست آوردن مدار $Y=A+B$


۴-۱۰-۴ طبق شکل ۲-۳۳ ورودی‌های مدار را به دو ترمینال سمت چپ دستگاه و خروجی آن را به اولین ترمینال در سمت راست وصل کنید.

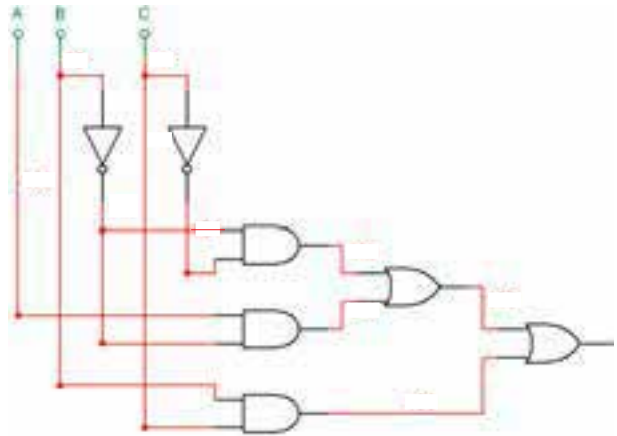


شکل ۲-۳۳ نحوه‌ی اتصال مدار دیجیتالی به دستگاه مبدل منطقی

۱۱-۹-۲ با استفاده از جبر بول و قوانین دمورگان، تابع Y را ساده کنید. آیا نتیجه‌ی حاصل شده، مشابه تابع به دست آمده توسط دستگاه مبدل منطقی است؟ شرح دهید.



۱۲-۹-۲ در شکل ۲-۳۰ روی زبانه‌ی  کلیک کنید. پس از فعال کردن yes در اخطار داده شده، مدار شکل ۲-۳۱ که ساده شده‌ی مدار شکل ۲-۲۹ است ظاهر می شود.



شکل ۲-۳۱ مدار ساده شده‌ی شکل ۲-۲۹

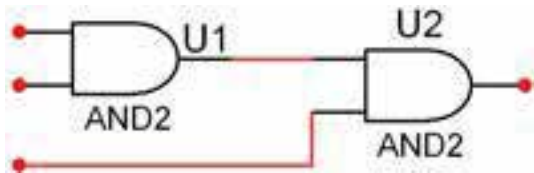
۱۳-۹-۲ جدول صحت تابع $Y = \bar{B}D + B\bar{D} + BC$ را بنویسید، سپس با استفاده از دستگاه Logic Converter آن را ساده کنید و در نهایت مدار آن را به دست آورید و درباره‌ی نتایج به دست آمده توضیح دهید.



۱۱-۲ آزمایش ۱۱: افزایش تعداد ورودی‌های دروازه‌های منطقی AND

۱-۱۱-۲ مدار شکل ۲-۳۵ را روی میز آزمایشگاه مجازی

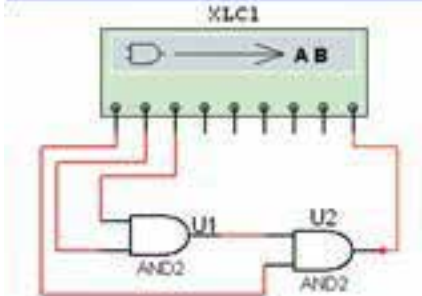
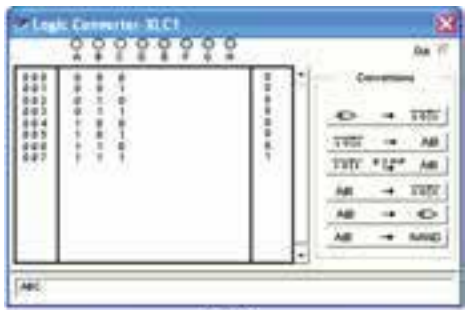
ببندید.



شکل ۲-۳۵ افزایش ورودی‌ها در گیت منطقی AND

۲-۱۱-۲ همان‌طور که ملاحظه می‌شود با استفاده از دو گیت AND توانسته‌ایم تعداد ورودی‌ها را به سه ورودی برسانیم.

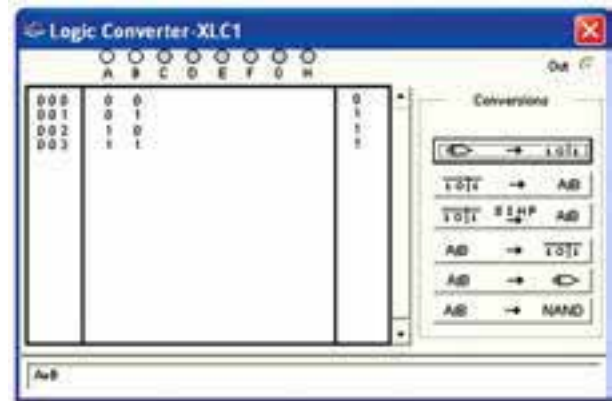
۳-۱۱-۲ ورودی‌ها و خروجی‌ها را به دستگاه مبدل منطقی بدهید و طبق شکل ۲-۳۶ تابع خروجی را به دست آورید.



شکل ۲-۳۶ به دست آوردن تابع گیت AND با سه ورودی توسط دستگاه مبدل منطقی


$Y = \dots\dots\dots$

۵-۱۰-۲ روی صفحه‌ی دستگاه مبدل منطقی دو بار کلیک کنید. طبق شکل ۲-۳۴ تابع خروجی مدار و جدول صحت آن روی صفحه ظاهر می‌شود.




شکل ۲-۳۴ به دست آوردن تابع و جدول صحت با استفاده از دستگاه مبدل منطقی

۶-۱۰-۲ ورودی و خروجی مدارهای شکل ۲-۲۹ و ۲-۳۱ را به دستگاه مبدل منطقی وصل کنید و جدول صحت و تابع آن را به دست آورید و با جداول و توابع اولیه‌ی آن مقایسه کنید. آیا آن‌ها با هم انطباق دارند؟ شرح دهید.



۷-۱۰-۲ مدارهای دیگری را که در آزمایشگاه یا در قالب پروژه کار می‌کنید را به دستگاه Logic Converter وصل کنید. جداول صحت و توابع مربوط به آن‌ها را با مقادیر اولیه مقایسه کنید و در باره‌ی نتایج به دست آمده توضیح دهید.



۱۲-۲ آزمایش ۱۲:

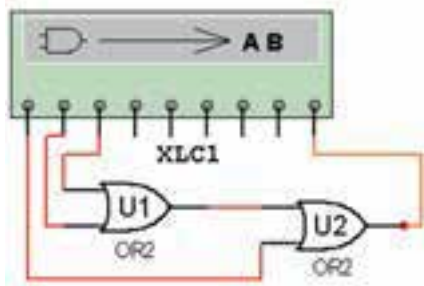
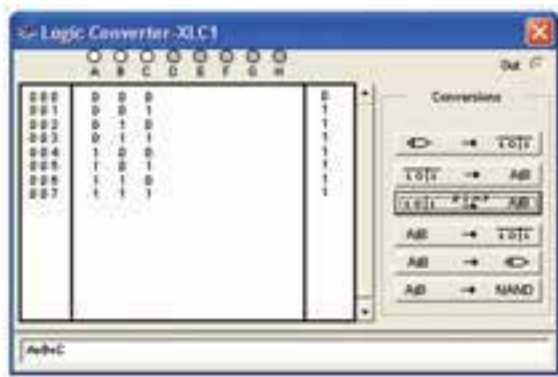
افزایش تعداد ورودی‌های گیت OR

۱-۱۲-۲ طبق شکل ۲-۳۹ دو گیت OR را روی میز آزمایشگاه مجازی اتصال دهید و تعداد ورودی‌ها را به سه ورودی برسانید.



شکل ۲-۳۹ گیت OR با سه ورودی

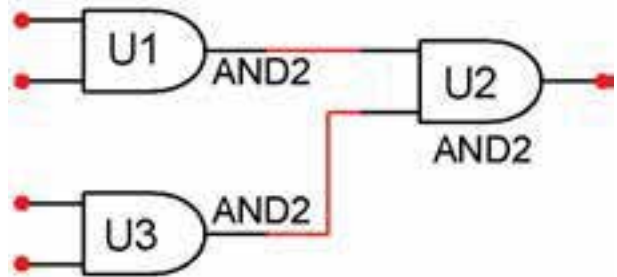
۲-۱۲-۲ طبق شکل ۲-۴۰ گیت OR با سه ورودی را به دستگاه مبدا منطقی متصل کنید و تابع آن را به دست آورید.



شکل ۲-۴۰ اتصال گیت OR با سه ورودی به دستگاه مبدا منطقی

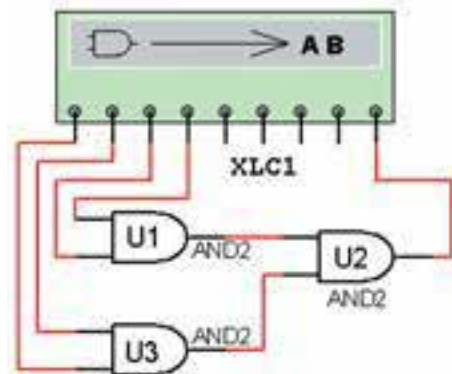
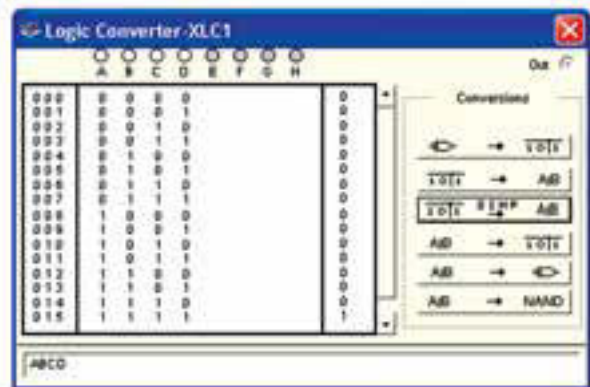
Y=.....

۴-۱۱-۲ مدار شکل ۲-۳۷ را ببینید. همان‌طور که ملاحظه می‌شود با استفاده از سه دروازه‌ی AND یک گیت AND چهار ورودی ساخته شده است.



شکل ۲-۳۷ دروازه‌ی منطقی AND با چهار ورودی

۵-۱۱-۲ طبق شکل ۲-۳۸ ورودی‌ها و خروجی‌های گیت AND ترکیبی با چهار ورودی را به دستگاه Logic Converter وصل کنید و تابع خروجی آن را به دست آورید.



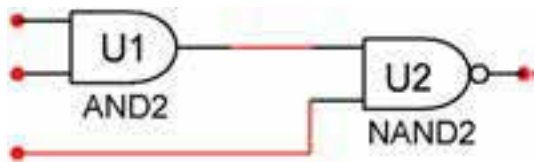
شکل ۲-۳۸ اتصال گیت AND با چهار ورودی به دستگاه Logic Converter

Y=.....

۲-۱۳ آزمایش ۱۳:

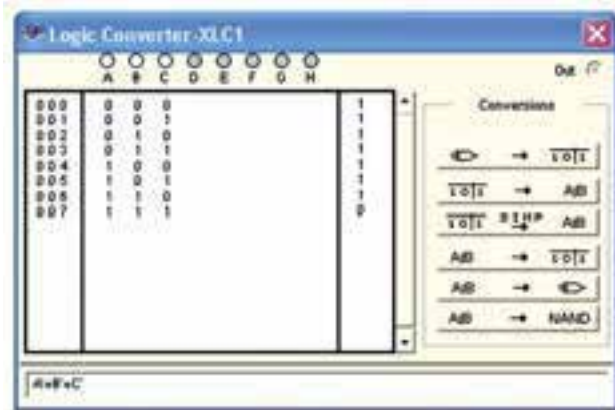
افزایش تعداد ورودی‌های گیت NAND

۲-۱۳-۱ با استفاده از یک گیت AND و یک گیت NAND، تعداد ورودی‌های گیت NAND را طبق شکل ۲-۴۳ به سه ورودی افزایش دهید.



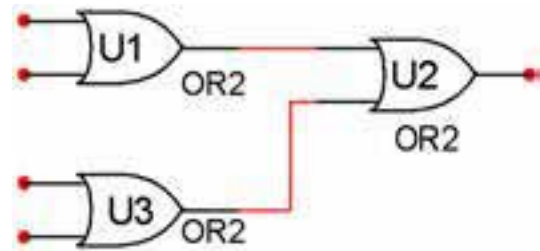
شکل ۲-۴۳ گیت NAND با سه ورودی

۲-۱۳-۲ گیت NAND با سه ورودی طبق شکل ۲-۴۴ را به دستگاه مبدل منطقی وصل کنید و تابع خروجی آن را به دست آورید.



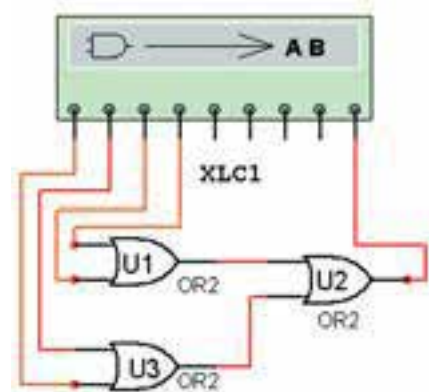
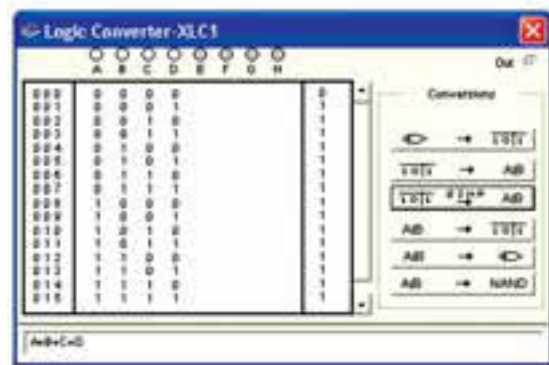
شکل ۲-۴۴ به دست آوردن تابع گیت NAND با سه ورودی

۲-۱۲-۳ با استفاده از سه گیت OR تعداد ورودی‌ها را طبق شکل ۲-۴۱ به چهار ورودی افزایش دهید.



شکل ۲-۴۱ گیت OR با چهار ورودی

۲-۱۲-۴ گیت OR با چهار ورودی را طبق شکل ۲-۴۲ به دستگاه مبدل منطقی وصل کنید و تابع خروجی آن را به دست آورید.



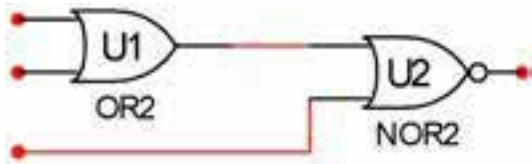
شکل ۲-۴۲ به دست آوردن تابع خروجی گیت OR با چهار ورودی

Y=.....

۱۴-۲ آزمایش ۱۴:

افزایش تعداد ورودی‌های گیت NOR

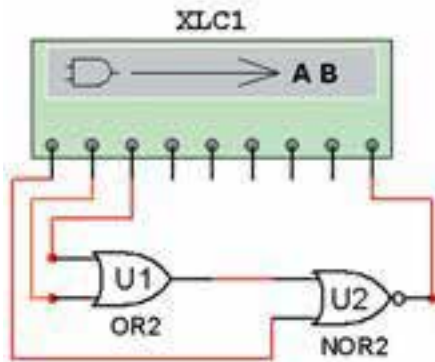
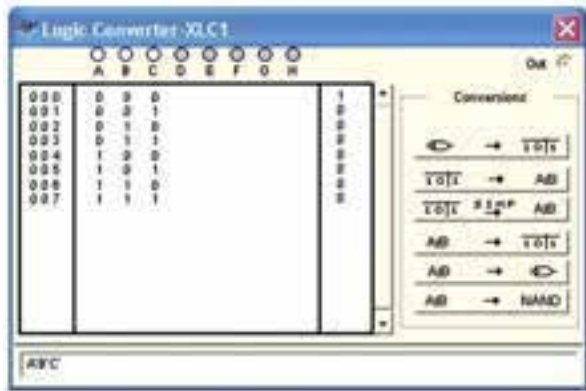
۱-۱۴-۲ با استفاده از یک گیت OR و یک گیت NOR طبق شکل ۲-۴۷ یک گیت NOR با سه ورودی بسازید.



شکل ۲-۴۷ گیت NOR با سه ورودی

۴۱

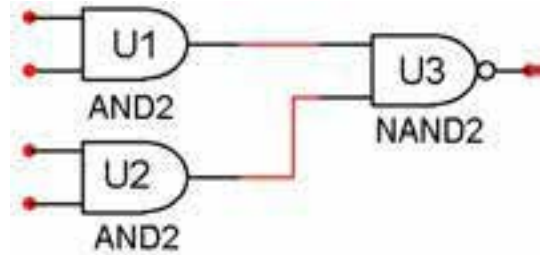
۲-۱۴-۲ گیت NOR با سه ورودی را طبق شکل ۲-۴۸ به دستگاه مبدل منطقی وصل کنید و تابع خروجی را به دست آورید.



شکل ۲-۴۸ تعیین تابع خروجی گیت NOR با سه ورودی

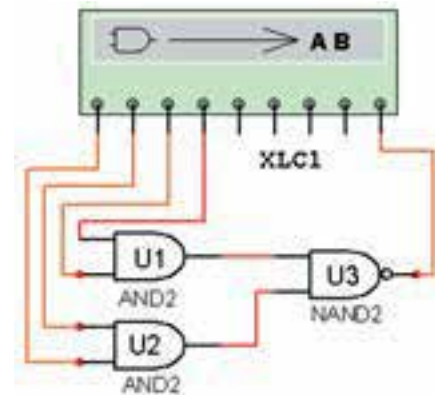
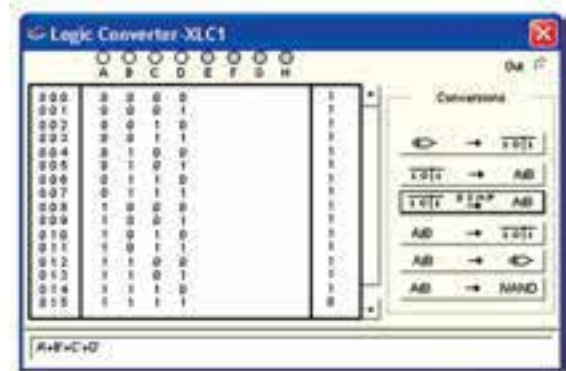
$Y = \dots\dots\dots$

۳-۱۳-۲ با استفاده از دو گیت AND و یک گیت NAND طبق شکل ۲-۴۵ یک گیت NAND با چهار ورودی بسازید.



شکل ۲-۴۵ گیت NAND با چهار ورودی

۴-۱۳-۲ گیت NAND با چهار ورودی را طبق شکل ۲-۴۶ به دستگاه مبدل منطقی وصل کنید و تابع خروجی را به دست آورید.



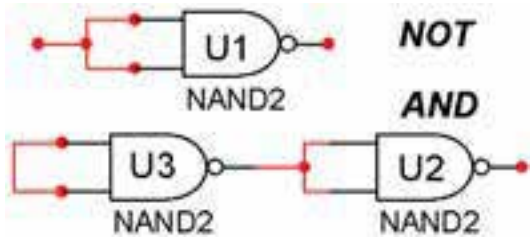
شکل ۲-۴۶ به دست آوردن تابع خروجی گیت NAND با چهار ورودی

۲-۱۵ آزمایش ۱۵:

ساخت دروازه‌های ، NOT ، AND ، OR

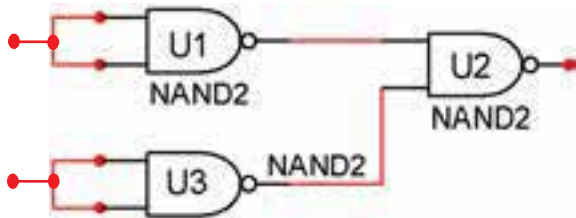
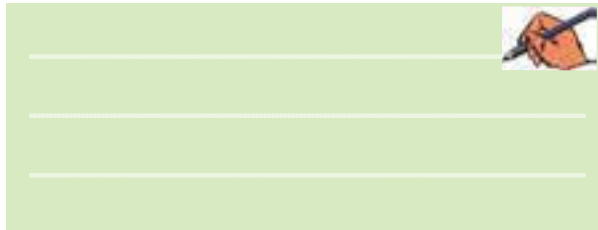
NOR و XOR با استفاده از گیت NAND

۲-۱۵-۱ ابتدا با استفاده از گیت NAND یک گیت NOT و سپس با استفاده از دو گیت NAND یک گیت AND مطابق شکل ۲-۵۱ بسازید.



شکل ۲-۵۱ ساخت گیت NOT و AND با استفاده از گیت NAND

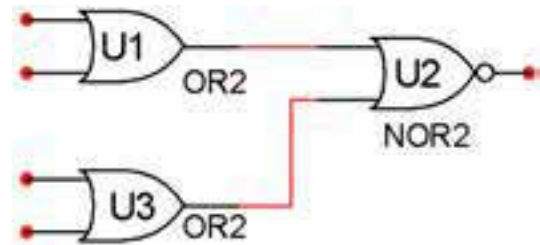
۲-۱۵-۲ طبق شکل ۲-۵۲ با استفاده از سه گیت NAND یک گیت OR بسازید و عملکرد آن را بررسی کنید.



شکل ۲-۵۲ گیت OR با استفاده از سه گیت NAND

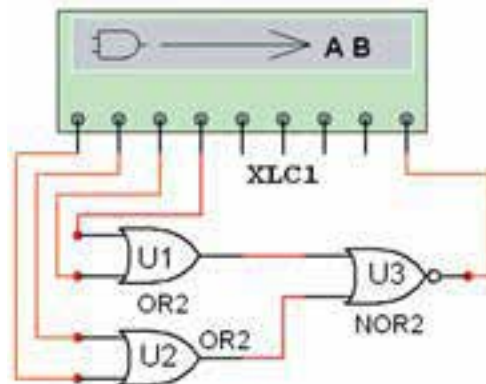
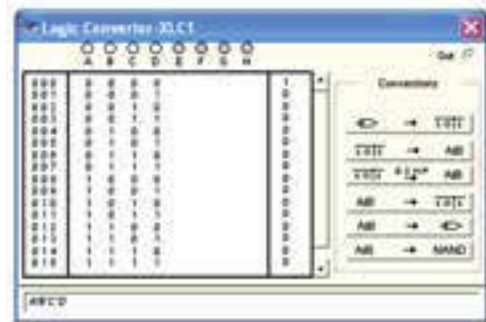
۲-۱۵-۳ با استفاده از چهار گیت NAND طبق شکل ۲-۵۳ یک گیت NOR بسازید و عملکرد آن را بررسی کنید.

۲-۱۴-۲ با استفاده از دو گیت OR و یک گیت NOR، طبق شکل ۲-۴۹ یک گیت NOR با چهار ورودی بسازید.



شکل ۲-۴۹ گیت NOR با چهار ورودی

۲-۱۴-۴ گیت NOR با چهار ورودی را طبق شکل ۲-۵۰ به دستگاه مبدل منطقی وصل کنید و تابع خروجی را به دست آورید.

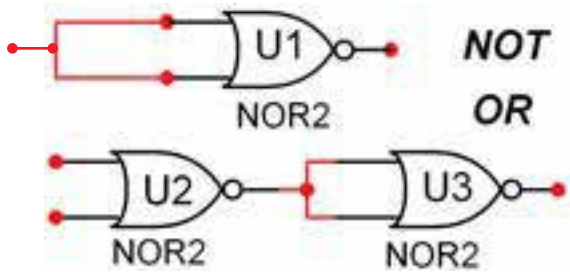


شکل ۲-۵۰ تعیین تابع خروجی گیت NOR با چهار ورودی

$Y = \dots\dots\dots$

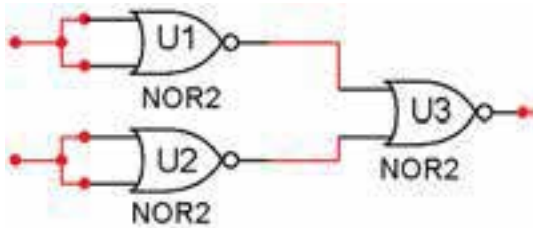
۲-۱۶ آزمایش ۱۶: ساخت انواع دروازه‌های منطقی با استفاده از گیت NOR

۲-۱۶-۱ طبق شکل ۲-۵۶ با استفاده از گیت NOR گیت NOT و OR بسازید.



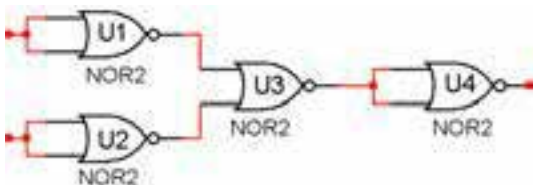
شکل ۲-۵۶ گیت NOT و OR با استفاده از گیت NOR

۲-۱۶-۲ با استفاده از سه گیت NOR طبق شکل ۲-۵۷ یک گیت AND بسازید و رفتار آن را بررسی کنید.

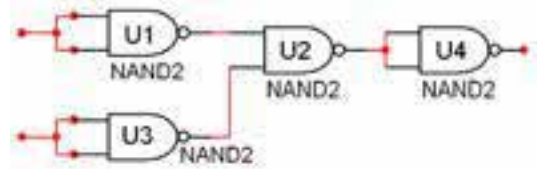


شکل ۲-۵۷ ساخت گیت AND با استفاده از سه گیت NOR

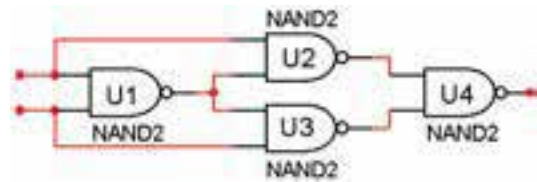
۲-۱۶-۳ با استفاده از چهار گیت NOR طبق شکل ۲-۵۸ یک گیت NAND بسازید و رفتار آن را بررسی کنید.



شکل ۲-۵۸ گیت NAND با استفاده از چهار گیت NOR

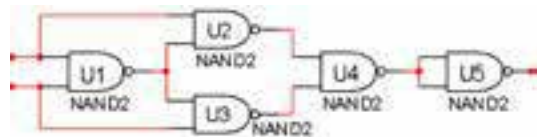


شکل ۲-۵۳ گیت NOR با استفاده از چهار گیت NAND
۲-۱۵-۴ طبق شکل ۲-۵۴ با استفاده از چهار گیت NAND یک گیت OR انحصاری (XOR) بسازید و عملکرد آن را بررسی کنید.



شکل ۲-۵۴ گیت XOR با استفاده از چهار گیت NAND

۲-۱۵-۵ با استفاده از پنج گیت NAND طبق شکل ۲-۵۵ یک گیت XNOR بسازید و عملکرد آن را بررسی کنید.

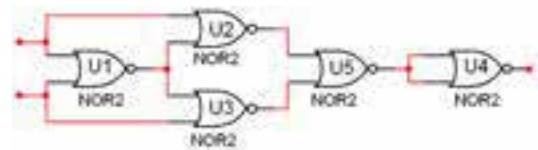


شکل ۲-۵۵ گیت XNOR با استفاده از پنج گیت NAND

۲-۱۶-۶ کلیه مدارهای آزمایش ۱۵-۲ را به دستگاه مبدل منطقی (Logic Converter) وصل کنید و تابع خروجی آن‌ها را به دست آورید. سپس تابع را با تابع اصلی مدار مقایسه کنید و در مورد نتایج به دست آمده توضیح دهید.



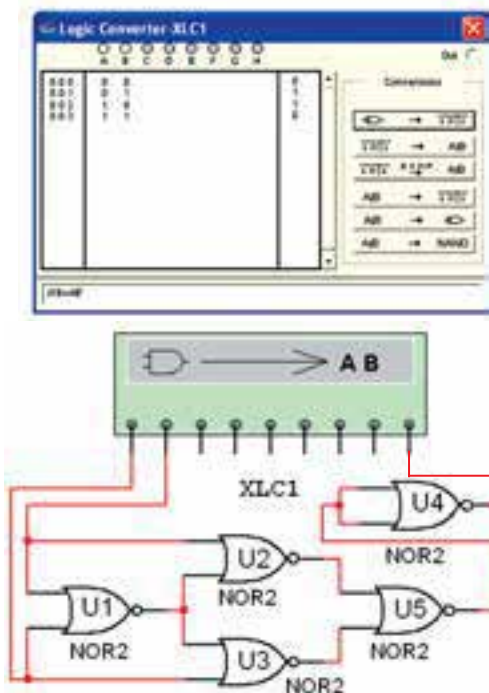
۲-۱۶-۴ با استفاده از پنج گیت NOR یک گیت XOR مطابق شکل ۵۹-۲ بسازید و عملکرد آن را بررسی کنید.



شکل ۵۹-۲ گیت XOR با استفاده از پنج گیت NOR

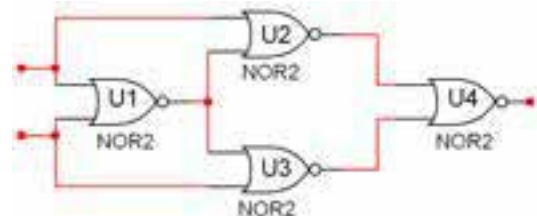


در شکل ۶۱-۲ مدار XOR با استفاده از گیت‌های NOR را به دستگاه داده‌ایم و تابع آن را به دست آورده‌ایم.



شکل ۶۱-۲ به دست آوردن تابع XOR با استفاده از پنج گیت NOR

۲-۱۶-۵ با استفاده از چهار گیت NOR مطابق شکل ۶۰-۲ یک گیت XNOR بسازید و رفتار آن را تحلیل کنید.



شکل ۶۰-۲ گیت XNOR با استفاده از چهار گیت NOR



